CIRCUITOS SECUENCIALES

# Objetivos

El alumno deberá aprenderá sobre el funcionamiento de circuitos secuenciales, mediante la instanciación de flip-flops, para realizar contadores sencillos de diferentes módulos. Para esto, se deberá diseñar e implementar un reloj digital en formato de 12 horas con alarma programable.

# Pre-reporte

Diseña un reloj-alarma digital en VHDL. Tu entidad deberá tener las siguientes entradas y salidas:

* Entrada (1 bit)
  + clk\_in (señal de reloj)
* Salidas
  + hrs\_dec (decenas de horas, 1 bit)
  + hrs\_uni (unidades de horas, 4 bits)
  + min\_dec (decenas de minutos, 3 bits)
  + min\_uni (unidades de minutos, 4 bits)
  + seg\_dec (decenas de segundos, 3 bits)
  + seg\_uni (unidades de segundos, 4 bits)

Considerar las siguientes restricciones:

* Diseñar un flip-flop J-K
* Diseñar un contador sincrónico MOD6, instanciando tres flip-flops J-K
* Diseñar un contador sincrónico MOD10, instanciando cuatro flip-flops J-K
* Diseñar un contador MOD60 BCD, que servirá para contar segundos, instanciando el contador MOD10 y el contador MOD6
* Diseñar un contador MOD60 BCD más, que servirá para contar minutos
* Diseñar un contador MOD12 BCD, que servirá para contar horas en formato de 12 horas (es decir, 00:00 a 11:59 tanto para AM, como para PM)
* Finalmente, asignar las señales de los contadores a las salidas de su entidad

El siguiente diagrama muestra la estructura jerarquizada del reloj en formato de 12 horas, a partir del elemento inicial, el flip-flop J-K.

